

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁶

G11C 5/14

(11) 공개번호 특 1998-060859

(43) 공개일자 1998년 10월 07일

(21) 출원번호

특 1996-080226

(22) 출원일자

1996년 12월 31일

(71) 출원인

현대전자산업 주식회사 김영환

경기도 이천시 부발읍 아미리 산 136-1

(72) 발명자

도재익

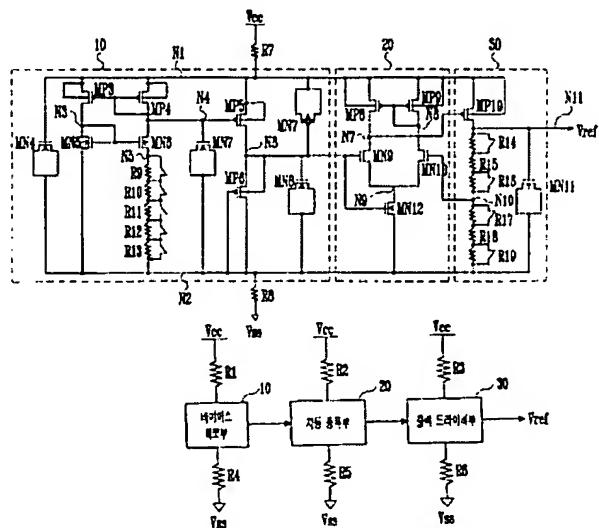
경기 이천시 창전동 440-4 대원 4차 아파트 807호

(74) 대리인

이권희, 이정훈

심사청구 : 있음(54) 기준전압 발생기**요약**

본 발명은 전원전압이나 온도 등의 변동에 영향을 받지 않고 항상 일정한 기준전압을 발생시키는 기준전압 발생기에 관한 것으로, 이를 구현하기 위하여 전원전압 및 온도의 변화에 관계없이 항상 일정한 바이어스 전위를 발생시키는 바이어스 발생 수단과, 출력단자로 나오는 기준전압이 적정 단위를 유지하도록 일정 전류를 공급하는 출력 드라이브 수단과, 상기 바이어스 발생 수단의 출력과 상기 기준전압과의 차 이를 비교 증폭하여 상기 드라이브 수단의 동작을 제어하는 차동 증폭 수단과, 상기 바이어스 공급 수단과 드라이브 수단 및 차동 증폭 수단으로 공급되는 제 1, 제 2 전원전압원에서 발생된 노이즈를 제거시키기 위해 상기 제 1, 제 2 전원전압원 라인과 상기 회로들 사이에 각각 접속된 제 1 및 제 2 노이즈 필터용 저항을 구비하였다.

대표도

도 5는 도 4에 도시된 바이어스 회로부(10)의 MP3 및 MP4 트랜지스터에 흐르는 전류를 도시한 시뮬레이션 파형도.

도 6은 도 4에 도시된 저항 R7 및 R8을 제거시 절지전압에 생긴 노이즈가 출력전압에 미치는 영향을 나타낸 시뮬레이션 파형도.

도 7 및 도 8은 도 4에 도시된 저항 R7과 R8을 첨가시 파워라인에 생긴 노이즈가 출력전압에 미치는 영향을 나타낸 시뮬레이션 파형도.

도 9는 전원전압의 변동에 따라 기준전압의 변화폭을 도시한 도 4의 출력 파형도.

도면의 주요부분에 대한 부호의 설명

10 : 바이어스 회로부20 : 차동 증폭부

30 : 출력 드라이버부

[발명의 상세한 설명]

[발명의 목적]

본 발명은 입력 레벨이 '하이' 인지 '로우' 인지를 판별하기 위해 사용되는 기준전압을 발생시키는 기준전압 발생기에 관한 것으로, 특히 전원전압이나 온도 등의 변동에 영향을 받지 않고 일정한 기준전압을 발생시키는 기준전압 발생기에 관한 것이다.

[발명이 속하는 기술분야 및 그 분야의 종래기술]

도 1은 종래의 기준전압 발생기의 회로를 도시한 것으로, 전압 분압기(divider) 형태로 구성되어 있다. 전원전압(이하 'Vss'라 함)과 출력단자 사이에 다이오드 구조로 직렬 접속된 P-모스 트랜지스터(이하 'P-모스'라 함) MP1 및 MP2와, 상기 출력단자와 절지전압(이하 'Vss'라 함) 사이에 다이오드 구조로 직렬 접속된 N-모스 트랜지스터(이하 'N-모스'라 함) MN1 내지 MN3로 구성된다.

상기 기준전압 발생기는 P-모스 MP1, MP2와 N-모스 MN1 내지 MN3의 저항값에 의해 분압된 기준전위(이하 'Vref'라 함)를 발생하게 된다. 그런데, 도 1과 같은 구성을 갖는 종래의 기준전압 발생기는 Vcc가 변동시 출력단의 Vref도 따라서 영향을 받게 된다. 도 2는 도 1의 시뮬레이션 결과를 도시한 것으로, 전원전압(a)의 변동에 따라 기준전압(b)의 변화폭을 나타낸 것이다. 여기서도 볼수 있듯이, Vcc가 변동될 때 Vref도 비례해서 변화되는 것을 알 수 있다. 이와 같이 Vcc의 변동에 따라 Vref의 변화폭이 커지게 되면, 실제 칩에서 이 기준전압이 입력 레벨(V_{IH}/V_{IL})을 판정하는 기준전압으로 사용하는 경우 입력 레벨 특성을 나쁘게 하여 칩의 동작뿐만 아니라 수율을 떨어뜨리는 문제점이 있었다.

[발명이 이루고자 하는 기술적 과제]

본 발명에서는 전원전압이나 온도 등의 변동에 영향을 받지 않고 항상 일정한 기준전압을 발생시키는 기준전압 발생기를 제공하는데에 그 목적이 있다.

[발명의 구성 및 작용]

상기 목적을 달성하기 위하여, 본 발명에 의한 기준전압 발생기는 전원전압 및 온도의 변화에 관계없이 항상 일정한 바이어스 전위를 발생시키는 바이어스 발생 수단과, 출력단자로 나오는 기준전압이 적정 전위를 유지하도록 일정 전류를 공급하는 출력 드라이브 수단과, 상기 바이어스 발생 수단의 출력과 상기 기준전압과의 차이를 비교 증폭하여 상기 드라이브 수단의 동작을 제어하는 차동 증폭 수단과, 상기 바이어스 공급 수단과 드라이브 수단 및 차동 증폭 수단으로 공급되는 제 1, 제 2 전원전압원에서 발생된 노이즈를 제거시키기 위해서 상기 제 1, 제 2 전원전압원 라인과 상기 회로를 사이에 각각 접속된 제 1 및 제 2 노이즈 필터용 저항을 구비하였다.

상술한 목적 및 기타의 목적과 본 발명의 특징 및 이점은 첨부된 도면과 관련한 다음의 상세한 설명을 통하여 보다 분명해 질 것이다. 이하, 첨부된 도면을 참조하여 본 발명의 실시예를 상세히 설명하면 다음과 같다.

도 3은 본 발명의 일실시예에 따른 기준전압 발생기의 블럭도를 도시한 것으로, 기준전압을 발생시키기 위한 바이어스 회로부(10)와, 상기 바이어스 회로부(10)의 출력과 타겟(target) 출력전압(Vref)과의 차이를 비교하여 증폭하는 차동 증폭부(20)와, 출력단자인 기준전압 로드에 적정 전류를 공급하기 위한 출력 드라이버부(30)와, 그리고 전원전압(Vcc)이나 그라운드(Vss)에 생긴 노이즈를 제거시키기 위해 Vcc 전원선 및 Vss 전원선과 상기 회로를 사이에 각각 접속된 폴리 실리콘 저항(R1 내지 R6)을 구비한다.

도 4는 본 발명의 일실시예에 따른 기준전압 발생기의 상세회로도로서, 바이어스 회로부(10), 차동 증폭부(20), 출력 드라이버부(30), 폴리 실리콘 저항(R7, R8)으로 구성된다.

상기 폴리 실리콘 저항 R7은 Vcc와 노드 N1 사이에 접속되고, 폴리 실리콘 저항 R8은 Vss와 노드 N2 사이에 접속되어 Vcc 및 Vss 전원으로부터 발생된 노이즈를 차단시키게 된다.

상기 바이어스 회로부(10)는 생기 노드 N1과 노드 N2 사이에 커패시터 구조로 접속된 N-모스 MN4와, 상기 노드 N1과 노드 N3 및 N4 사이에 각각 접속되며 게이트가 상기 노드 N4에 공통으로 연결된 P-모스 MP3, MP4와, 상기 노드 N3과 노드 N2, 상기 노드 N4와 노드 N5 사이에 각각 접속되며 게이트가 상기 노드 N3에 공통으로 연결된 N-모스 MN4, MN6로 구성된다. 상기 P-모스 MP3와 MP4는 커런트 미러 구조로 이를 트랜지스터의 길이와 폭이 같을 경우 상기 노드 N3 및 노드 N4를 통해 흐르는 전류 I는 같게 된다. 이때의 전류 I=($V_{gs1}-V_{gs2}$)/R가 되며 N-모스 MN6의 폭과 길이{(W/L)₂}가 N-모스 MN5의 폭과 길이{(W/L)₁}

보다 크다면 이때의 바이어스 전류는.

$$I = \frac{V_{cc} - V_{ss}}{R^2 \times K + L}$$

$$I = \frac{V_{cc} - V_{ss}}{R^2 \times K + L} \quad \text{식 (1)}$$

$$I = \frac{V_{cc} - V_{ss}}{R^2 \times K + L}$$

으로 구해진다.

따라서 위 식(1)에서 볼 수 있듯이 바이어스 전류 I 는 전원전압(V_{cc})의 함수가 아니므로 바이어스 전류는 더 이상 전원전압의 영향을 받지 않으며, 트랜지스터의 폭/길이 비 만으로 간단히 조절할 수 있다. 참고로, 도 5에 도시된 시뮬레이션 결과를 보면 상기 P-모스 MP3 및 MP4에 흐르는 전류(a)는 전원전압(V_{cc})에 영향을 받지 않음을 알 수 있다.

상기 N-모스 MN5와 MN6도 커런트 미러 구조로 이를 트랜지스터의 길이와 폭이 같을 경우 노드 N2 및 노드 N5로 일정한 전류를 공급한다. 그리고 상기 노드 N5와 노드 N2 사이에 직렬 접속된 저항 R9 내지 R13은 가변저항으로, 상기 노드 N4로 흐르는 전류의 양을 조절하게 된다. 여기서 저항 R11은 상기 저항들 중 가장 큰 값을 갖는 저항으로 상기 바이어스 회로부(10)가 온도에 대해서도 큰 변동 없이 안정된 값을 출력하도록 하기 위해 구성된 바이어스 저항이며, 상기 저항 R9, R10, R12 및 R13은 저항 R11을 가변시키기 위한 추가의 옵션(option) 저항이다. 상기 노드 N4와 노드 N2 사이에 커패시터 구조로 접속된 N-모스 MN7과, 상기 노드 N1과 노드 N6 사이에 접속되며 게이트가 상기 노드 N4에 연결된 P-모스 MP5와, 상기 노드 N6과 노드 N2 사이에 접속되며 게이트가 상기 노드 N2에 연결된 P-모스 MP6과, 상기 노드 N1과 상기 노드 N6 사이에 커패시터 구조로 접속된 P-모스 MP7과, 상기 노드 N6과 상기 노드 N2 사이에 커패시터 구조로 접속된 N-모스 MN8로 구성된다. 상기 P-모스 MP5 및 MP6은 바이어스 전류로부터 얻어진 전압으로 노드 N6을 드라이빙하기 위한 구동회로로써, P-모스와 V_{ss} 에 의해서 문턱전압의 변화가 없도록 트랜지스터 MN7과 MP5는 각각 노드 N1 및 노드 N2에 연결되어 바이어스 전류의 출력전압에 큰 영향을 미치게 된다. 상기 N-모스 MN7은 바이어스 회로가 파워-업(power-up) 시에 노드 N4를 노드 N3보다 먼저 그라운드(ground) 전위로 바이어싱(biasing)하여 바이어스 회로가 오동작하지 않도록 하는 역할을 한다. 상기 트랜지스터 MP7과 MN8은 전원전압(V_{cc}), 접지전압(V_{ss}) 라인에 유기된 노이즈를 필터링(filtering)하기 위한 P-모스 커패시터 및 N-모스 커패시터이다.

상기 차동 증폭부(20)은 상기 노드 N1과 노드 N7, N8 사이에 각각 접속되며 게이트가 상기 노드 N8에 공통으로 연결된 P-모스 MP8, MP9와, 상기 노드 N7, N8과 노드 N9 사이에 각각 접속되며 게이트가 상기 노드 N6과 노드 N10에 각각 연결된 N-모스 MN9, MN10과, 상기 노드 N9와 노드 N2 사이에 접속되며 게이트가 상기 노드 N6에 연결된 N-모스 MN12로 구성된다. 상기 차동 증폭부(20)는 바이어스 회로부(10)로부터 얻어진 출력전압(노드 N6)을 증폭하는 회로이며, $V_{ref}=V_{ref}$ 이 될 때까지 증폭한다.

차동 증폭기로부터 얻어진 V_{ref} 은 다음과 같이 구할 수 있다.

$$V_{ref} = V_{n6} \times \left(1 + \frac{R2}{R1}\right)$$

$$R2$$

따라서 V_{ref} 전압은 저항 R1과 R2의 비율에 의해서 쉽게 조정이 가능하다.

상기 출력 드라이버부(30)는 상기 노드 N1과 출력단자(노드 N11) 사이에 접속되며 게이트가 상기 노드 N7에 연결된 P-모스 MP10과, 상기 출력단자와 노드 N10 사이에 직렬 접속된 저항 R14 내지 R16과, 상기 노드 N10과 노드 N2 사이에 직렬 접속된 저항 R17 내지 R19와, 상기 출력단자와 노드 N2 사이에 커패시터 구조로 접속된 N-모스 MN11로 구성된다. 상기 P-모스 MP10은 상기 저항 R15와 R18과 함께 출력단자의 V_{ref} 로드를 구동하기 위한 드라이빙(driving) 트랜지스터이며, 정확한 값은 저항 R15와 R18에 의해서 정해진다.

본 발명의 다른 장점으로는 디램(DRAM) 칩이 동작시 발생된 V_{cc} 또는 V_{ss} 라인의 노이즈에 대해서도 안정된 V_{ref} 값을 얻기 위하여 노이즈 필터용 저항을 사용한 점이다. 이 회로는 V_{cc} , V_{ss} 에 연결시 바로 연결되지 않고, 도 4의 저항 R7 및 R8을 통해서 연결된다는 점이다. 이 두 폴리 실리콘(poly silicon) 저항은 전원선에 유기된 노이즈를 효과적으로 감소시켜 주어 V_{ref} 가 훈들림없이 안정되게 동작하는데 큰 기여를 한다.

도 6은 저항 R7 및 R8 없이 회로가 동작시 접지전압(V_{ss}) 라인에 발생된 $\pm 1.0V$ 의 노이즈에 대해서 거의 같은 값의 노이즈가 출력단자의 V_{ref} 전위에 발생된 반면에, 도 7 및 도 8은 V_{cc} , V_{ss} 에 $\pm 1.0V$ 의 노이즈에 대해서도 V_{ref} 레벨은 거의 변화가 없이 안정됨을 보여주는 시뮬레이션 결과이다.

도 9는 본 발명에 의한 회로의 최종값에 대한 시뮬레이션 결과를 도시한 것이며, 보는 바와 같이 V_{ref} 값은 V_{cc} 변화폭이 약 2.0V~7V까지 거의 평탄한 값이 나옴을 알 수 있다.

[발명의 효과]

이상에서 설명한 바와 같이, 본 발명에 의한 기준전압 발생기는 전원전압의 변동에도 일정한 전압을 만들어내는 바이어스 회로와 온도변화가 적은 폴리 실리콘 저항을 사용하여 전원전위의 변화와 온도변화에 안정된 기준전압 레벨을 얻을 수 있는 효과가 있다. 또한, 전원전압 및 접지전원을 공급하는 전원선에 노이즈 필터용 폴리 실리콘 저항을 설치하여 Vcc 및 Vss 라인에서 발생된 노이즈를 차단시켰으며, 폴리 실리콘 저항의 가변으로 쉽게 Vref 레벨을 가변시킬 수 있는 효과가 있다.

아울러 본 발명의 바람직한 실시예들은 예시의 목적을 위해 개시된 것이며, 당업자라면 본 발명의 사상과 범위안에서 다양한 수정, 변경, 부가등이 가능할 것이며, 이러한 수정 변경 등은 이하의 특허 청구의 범위에 속하는 것으로 보아야 할 것이다.

(57) 청구의 범위

청구항 1

반도체 메모리 장치에 있어서,

전원전압 및 온도의 변화에 관계없이 항상 일정한 바이어스 전위를 발생시키는 바이어스 발생 수단과,
출력단자로 나오는 기준전압이 적정 전위를 유지하도록 일정 전류를 공급하는 출력 드라이브 수단과,

상기 바이어스 발생 수단의 출력과 상기 기준전압과의 차이를 비교 증폭하여 상기 드라이브 수단의 동작을 제어하는 차동 증폭 수단과,

상기 바이어스 공급 수단과 드라이브 수단 및 차동 증폭 수단으로 공급되는 제 1, 제 2 전원전압원에서 발생된 노이즈를 제거시키기 위해서 상기 제 1, 제 2 전원전압원 라인과 상기 회로들 사이에 각각 접속된 제 1 및 제 2 노이즈 필터용 저항을 구비하는 것을 특징으로 하는 기준전압 발생기.

청구항 2

제1항에 있어서,

상기 제 1 전원전압원은 전원전압이고,

상기 제 2 전원전압원은 접지전압인 것을 특징으로 하는 기준전압 발생기.

청구항 3

제1항에 있어서,

상기 제 1 및 제 2 노이즈 필터용 저항은 폴리 실리콘 저항인 것을 특징으로 하는 기준전압 발생기.

청구항 4

제1항에 있어서,

상기 바이어스 발생 수단은,

상기 제 1 및 제 2 노이즈 필터용 저항 사이에 접속된 제 1 모스 커패시터와,

상기 제 1 노이즈 필터용 저항을 통해 전달된 전원전위를 제 1 및 제 2 노드로 일정하게 공급하는 P-모스 커런트 미러와,

상기 제 1 및 제 2 노드로부터의 전류를 상기 제 2 노이즈 필터용 저항과 제 3 노드로 일정하게 공급하는 N-모스 커런트 미러와,

상기 제 3 노드와 제 2 노이즈 필터용 저항 사이에 접속된 온도의 변화에도 저항값이 변하지 않는 바이어스 저항과,

상기 제 2 노드와 상기 제 2 노이즈 필터용 저항 사이에 접속된 제 2 모스 커패시터와,

상기 제 1 노이즈 필터용 저항과 제 4 노드 사이에 게이트가 상기 제 2 노드에 연결된 P-모스와, 상기 제 4 노드와 상기 제 2 노이즈 필터용 저항 사이에 다이오드 구조를 갖는 P-모스로 구성되어 상기 제 4 노드를 드라이빙하기 위한 구동 회로부와,

상기 제 1 노이즈 필터용 저항과 상기 제 4 노드 사이에 접속되어 제 1 전원전압 라인에서 유기된 노이즈를 필터링하는 제 3 모스 커패시터와,

상기 제 2 노이즈 필터용 저항과 상기 제 4 노드 사이에 접속되어 제 2 전원전압 라인에서 유기된 노이즈를 필터링하는 제 4 모스 커패시터로 구성된 것을 특징으로 하는 기준전압 발생기.

청구항 5

제4항에 있어서,

상기 제 3 노드와 제 2 노이즈 필터용 저항 사이에 다수개의 가변저항을 추가로 구성한 것을 특징으로 하는 기준전압 발생기.

청구항 6

제4항에 있어서,

상기 제 1 및 제 2 모스 커패시터는 NMOS이고,

상기 제 3 및 제 4 모스 커패시터는 PMOS인 것을 특징으로 하는 기준전압 발생기.

청구항 7

제1항에 있어서,

상기 출력 드라이브 수단은,

상기 제 1 노이즈 필터용 저항과 출력단자 사이에 접속되며 게이트로 상기 차동 증폭수단의 출력신호가 인가되는 P-모스와,

상기 출력단자와 상기 제 2 노이즈 필터용 저항 사이에 접속된 온도의 변화에 저항값이 변하지 않는 바이어스 저항과,

상기 출력단자와 제 2 노이즈 필터용 저항 사이에 접속된 N-모스 커패시터로 구성된 것을 특징으로 하는 기준전압 발생기.

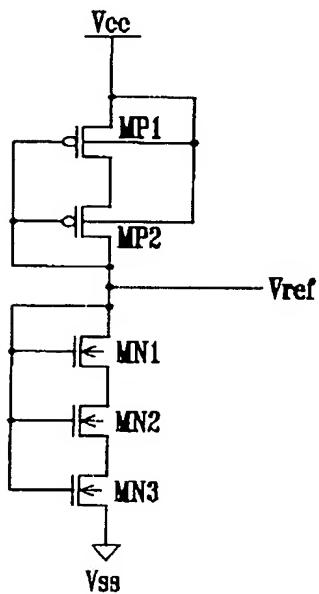
청구항 8

제1항에 있어서,

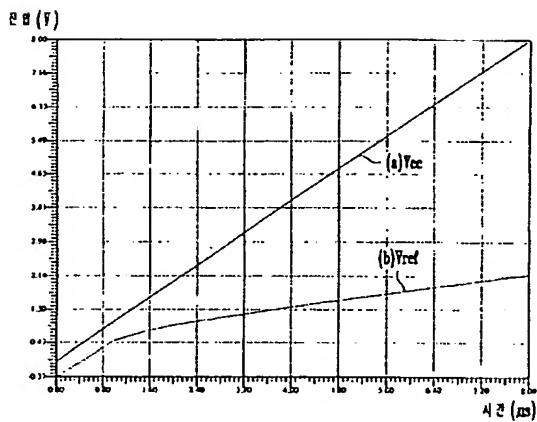
상기 출력단자와 제 2 노이즈 필터용 저항 사이에 다수개의 가변 저항이 추가로 구성된 것을 특징으로 하는 기준전압 발생기.

도면

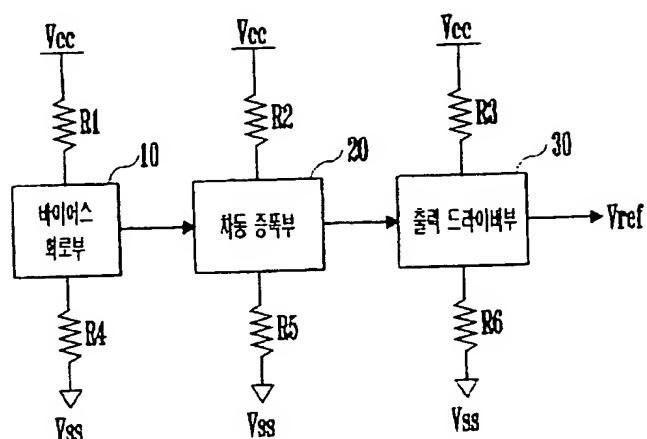
도면1



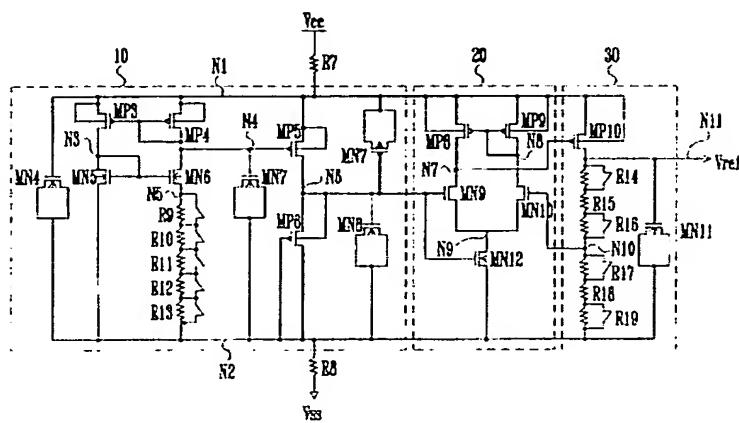
도면2



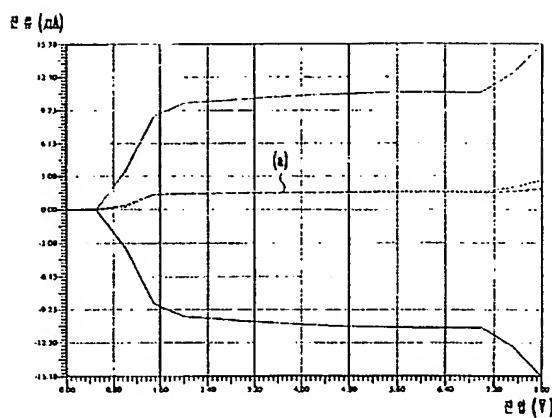
도면3



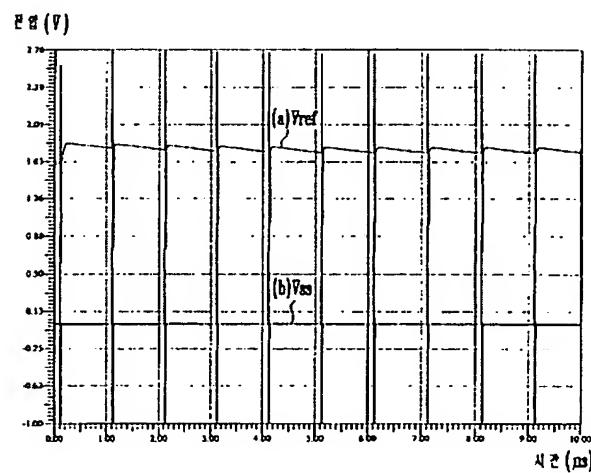
도면4



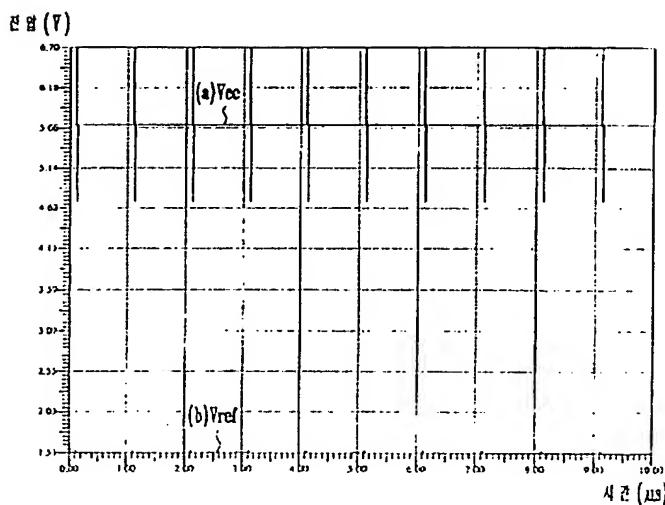
도면5



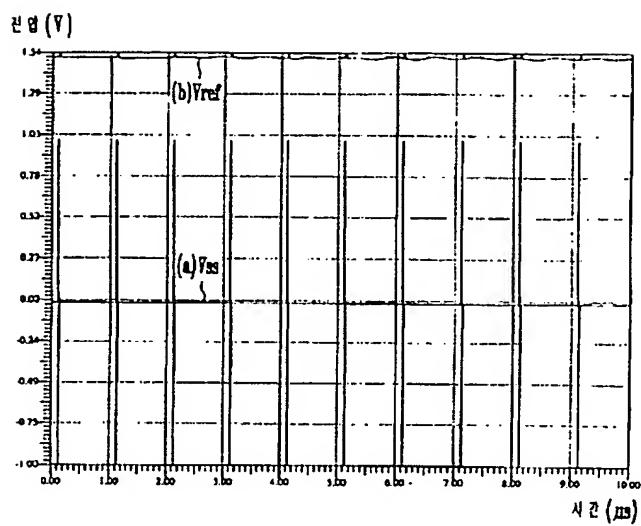
도면6



도면7



도면8



도면9

